

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-261047

(43)Date of publication of application : 18.10.1989

(51)Int.Cl.

H04L 25/02

H03K 5/08

H04B 3/00

H04L 25/02

(21)Application number : 63-090100

(71)Applicant : FURUKAWA ELECTRIC CO LTD:THE

(22)Date of filing : 12.04.1988

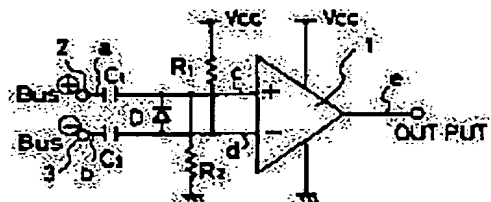
(72)Inventor : ICHIE TAKAMICHI

(54) AC COUPLING RECEPTION CIRCUIT

(57)Abstract:

PURPOSE: To obtain a simple and inexpensive AC coupling reception circuit by adopting a diode for a circuit to prevent the charging of a capacitor subjected to AC coupling due to a pulse.

CONSTITUTION: A bus +2, a bus -3 being signal transmission lines and a comparator 1 are coupled through capacitors C1, C2 for AC coupling and a diode D having a forward voltage drop V_f from the transmission line bus -3 to the bus +2 is connected between both signals toward the comparator 1 from the capacitors C1, C2. Then the bus -3 and a pullup power supply V_{cc} are connected via a resistor R1 and the bus +2 and ground are connected via a resistor R2 to prevent charging to the capacitors C1, C2 of the AC coupling. Thus, the circuit is constituted inexpensively with a few number of components.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平1-261047

⑤ Int. Cl.⁴H 04 L 25/02
H 03 K 5/08
H 04 B 3/00
H 04 L 25/02

識別記号

3 0 3

庁内整理番号

Z-7345-5K
E-7631-5J
7323-5K
V-7345-5K

⑬ 公開 平成1年(1989)10月18日

審査請求 未請求 請求項の数 i (全4頁)

⑭ 発明の名称 ACカップリング受信回路

⑮ 特 願 昭63-90100

⑯ 出 願 昭63(1988)4月12日

⑰ 発 明 者 市 江 孝 道 神奈川県平塚市東八幡5-1-9 古河電気工業株式会社
平塚事業所内

⑱ 出 願 人 古河電気工業株式会社 東京都千代田区丸の内2丁目6番1号

明 細 書

1. 発明の名称 ACカップリング受信回路

2. 特許請求の範囲

伝送線路あるいはそれにつながる回路と、コンパレータあるいはそれにつながる回路とがコンデンサを介して個々の信号線をもって結合されているような、平衡型伝送線路を用いた通信システムにおける受信回路において、コンデンサよりもコンパレータあるいはそれにつながる回路側の両信号線間にダイオード等の非線形素子または非線形回路群を接続したことを特徴とするACカップリング受信回路。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は平衡型伝送線路を用いた通信システムにおける受信回路に関するものである。

(従来の技術)

データ通信システムとくに自動車内のデータ通信システムでは人命にかかわる事もあり、特に高い信頼性が要求される。平衡型伝送線路を用いた

バス型通信システムにおいてもある種の故障により伝送線路の一方の信号線がある一定の電位に固定されてしまうような異常事態が生じても他方の信号線の信号により受信できるような受信回路が必要である。このような受信回路として、伝送線路あるいはそれにつながる回路とコンパレータあるいはそれにつながる回路とをコンデンサを介して個々の信号線をもって結合させたいわゆるACカップリング方式が知られている。ACカップリング方式を採用した場合には信号のバルス波形のデューティ(Duty)比により波形全体の直流成分が変動するためバルス波形をコンパレータに入力させる前に該直流成分が変動しないような何らかの対策回路が必要である。第7図は該対策を実施したACカップリング受信回路として報告された例である。この回路ではACカップリングを通して出力された2本の信号線からの信号電圧を差動増幅器に入力し、2本の信号線からの信号電圧の差動分を出力し、さらにもう一度ACカップリングを通してその出力をダイオードでバイアス

することにより該ACカップリングのコンデンサにチャージされる電荷を消滅させている。

〔発明が解決しようとする課題〕

しかしながら上記した従来の回路ではACカップリングを通した後に差動増幅器を必要とし、これには高価な高速オペアンプが必要である。また全体的に部品点数も増えコスト及びスペース上の問題点が多い。本発明の目的は上記のような高信頼受信回路をより安価で部品点数も少なく構成することにある。

〔課題を解決するための手段〕

本発明は上記の問題点を解決するためになされたもので、伝送線路あるいはそれにつながる回路と、コンパレータあるいはそれにつながる回路とがコンデンサを介して個々の信号線でもって結合されているような、平衡型伝送線路を用いた通信システムにおける受信回路において、コンデンサよりもコンパレータあるいはそれにつながる回路側の両信号線間にダイオード等の一定電圧を発生する事を目的とした非線形素子または非線形回路

に逆電圧としてあらわれる。パルス波形が終わるともとの状態即ちダイオードに順方向電圧 V_f がかかった状態にもどる。ところで上記パルス波形がバスに印加された状態ではダイオードDがOFF状態即ち電流が流れない状態にあり、例えばバス⑤では時定数 $C_1 \times R_2$ により、ダイオードDのカソードの電圧を低くする方向に向かって、コンデンサ C_1 に充電されるが、ここで充電された分はパルス波形が終わった時点でダイオードDを通じてすみやかに放電されるのでパルス波形が連続して入力してもコンデンサ C_1 、 C_2 の直流変動分は各パルス毎に修正されて変動を生じない。例えばダイオードDの両端に直接コンパレータ1を接続すれば両パルス波形の和がダイオードDの順方向電圧 V_f を超えたところでコンパレータの出力が反転する受信回路となる。第2図(a)はバス⑤とバス⑥の端子a bにおけるパルス波形図を示し、第2図(b)は端子c dにおけるパルス波形図を示し、第2図(c)は端子eのパルス波形図即ちコンパレータ1の出力波形図を示している。次にバス的一方

群を接続したことを特徴とするものである。

以下本発明を第1図ないし第6図にもとづいて詳細に説明する。第1図は信号伝送線路であるバス②、バス③とコンパレータ1とがACカップリングのためのコンデンサ C_1 、 C_2 を介して結合され、コンデンサ C_1 、 C_2 よりもコンパレータ1側の両側信号間に、伝送線路バス③からバス②に向う順方向の電圧降下 V_f を持つダイオードDを接続し、バス③とプルアップ電源 V_{cc} とを抵抗 R_1 を介して接続するとともにバス②とアース側とを抵抗 R_2 を介して接続してなる本発明の受信回路の一実施例である。バス⑤及びバス⑥にパルス入力がないときは電源 V_{cc} より抵抗 R_1 、ダイオードD、抵抗 R_2 を通じて電流が流れダイオードDの順方向電圧 V_f 程度の電圧が端子c d間に発生している。一方バスにパルス波形(バス⑤に正のバス⑥に負のパルス波形)が印加された場合、両パルスの波高値 V_a と V_b の和からダイオードDの順方向電圧 V_f を引いた電圧($V_a + V_b - V_f$)がダイオードDの両端

の電位が所定の電位に固定された場合例えばバス⑥のパルス波形が一定の電位に固定されてしまうような異常事態が生じたとすると、バス⑤とバス⑥の端子a bにおける波形図は第3図(a)のようになり、端子c dでは第3図(b)のような波形図となり両端子c dの電位は $V_a > V_f$ であれば必ず交差するので、これをコンパレータ1に入力すると必ずパルス波形のところで出力が反転しその結果、コンパレータ1から第3図(c)に示すような目的とするパルス波形eを出力することができる。

第4図は第1図におけるダイオードDのかわりにツェナーダイオードZDを使用した受信回路の1例である。ツェナーダイオードZDを使用しない場合、バス⑤とバス⑥の端子a bにおける波形図は第5図(a)に示すようになまった波形の場合端子c dの波形は同図(b)のようになり、端子eにおける波形図は同図(c)のようになるがツェナーダイオードZDを使用した場合両パルスの波高値 V_a と V_b の和からツェナーダイオードZDの順方向電圧 V_f を引いた電圧($V_a + V_b - V_f$)が、

ツェナーダイオードのツェナー電圧 V_2 よりも大きくなった場合第6図(a)に示す端 a b の波形は端子 c d では振幅がクリップされて第6図(b)のようになる。この結果コンデンサ C_1 、 C_2 にはツェナーダイオード Z D でクリップされた電圧がチャージされ、パルス波形が終わった時はツェナーダイオード Z D のない場合と同じように立下がるので入力パルス波形が第5図(a)のようになっている場合クロスする点が早くなる。どの程度クロスする点が早くなるかをさらに第7図(a)(b)(c)(d)により詳細に説明する。第7図(a)は通常のダイオード D を使用した第1図に示す実施例の場合の端子 c d 間の電位差を示し、同図(b)は第1図に示す実施例の端子 e における出力電圧即ちコンパレータ 1 の出力電圧を示している。端子 e における出力電圧は端子 c d 間の電位差が 0 の点で反転している。第7図(c)はツェナーダイオード Z D を使用した第4図に示す実施例の場合の端子 c d 間の電位差を示し、同図(d)は第4図に示す実施例の端子 e における出力電圧即ちコンパレータ 1 の出力電圧を示

している。端子 c d 間の電位差の立上り部分におけるコンパレータの出力電圧の反転位置は変わらないが立下り部分においては端子 c d 間の電位はシフトしているだけでどちらも同じ時に同じ波形で立下がるのであるがツェナーダイオード Z D を使用した場合は端子 c d 間の電位差はツェナー電圧 V_2 にカットされるので当然ツェナーダイオード Z D を使用しない場合より低い電圧から立ち下ることになりコンパレータの出力電圧の反転位置は早まることになる。従ってコンパレータから出力されたパルス巾は第6図(c)に示すようにツェナーダイオード Z D を使用しない場合より小さくなりより高い伝送速度を可能にする。

(発明の効果)

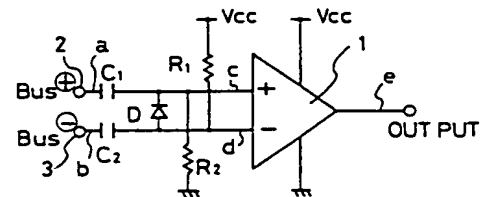
以上説明したように本発明の A C カップリング受信回路は、A C カップリングされたコンデンサに、パルスによるコンデンサのチャージを防ぐ回路を基本的にはダイオードで行なう構成としたため従来よりも小型で簡便でかつ安価な A C カップリング受信回路とすることができた。またダイオ

ードのかわりにツェナーダイオードを用いた場合にはなまった伝送波形の遅延を減少させる効果がありより高い伝送速度を可能とすることができた。

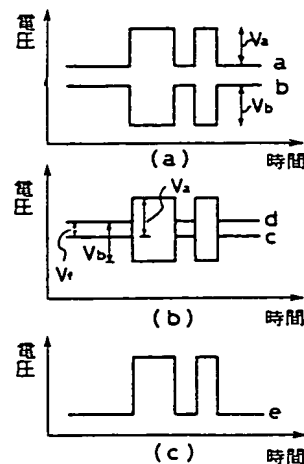
4. 図面の簡単な説明

第1図は本発明の A C カップリング受信回路の回路図、第2図及び第3図は各端子におけるパルス波形を示す説明図、第4図は本発明の他の実施例を示す A C カップリング受信回路、第5図及び第6図は各端子におけるなまったパルス波形を示す説明図、第7図はコンパレータの出力パルス巾がせばまる理由を説明するための説明図、第8図は従来の A C カップリング受信回路の回路図である。

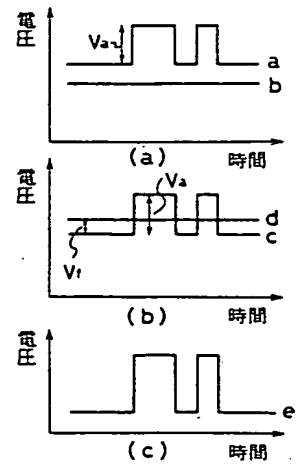
1～コンパレータ、2～バス⊕、3～バス⊖、D～ダイオード、 R_1 、 R_2 ～抵抗、 C_1 、 C_2 ～コンデンサ、Z D～ツェナーダイオード。



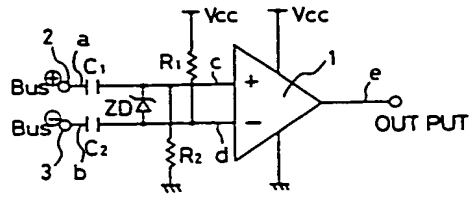
第1図



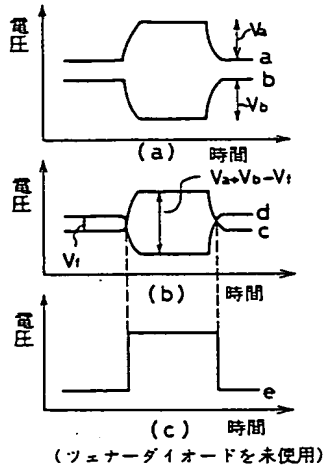
第2図



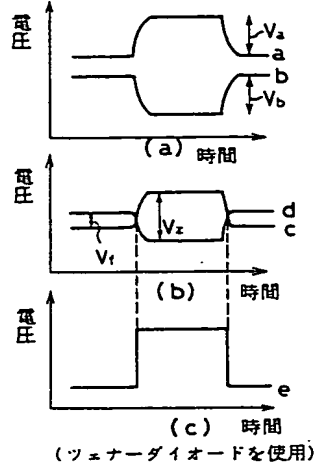
第3図



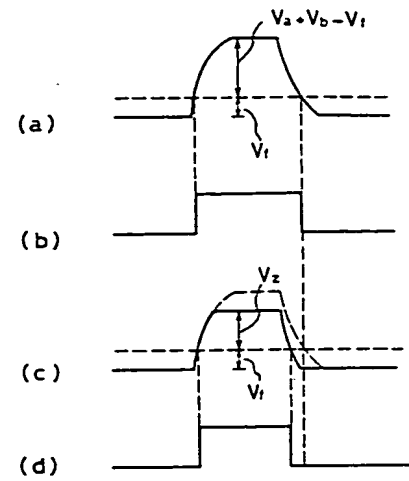
第 4 図



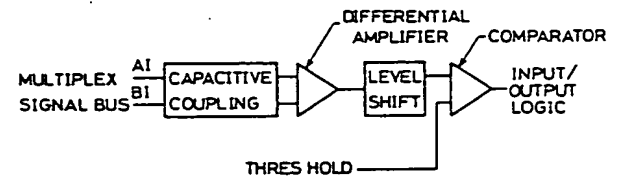
第 5 図



第 6 図



第 7 図



第 8 図

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.